

Title: TW0518700B: Chip structure with bumps and the manufacturing method thereof

Derwent: Chip structure for electronic products, comprises active surface and bonding pad with bump that has medium layer and passivation layer formed on active surface which exposes bonding pad to connect chip to outside circuit [\[Derwent Record\]](#)

Country: TW Taiwan

High

Kind: B Patent¹

Resolution

Inventor: WENG, JAU-FU; Taiwan

Assignee: ADVANCED SEMICONDUCTOR ENGINEERING INC.

Taiwan

[News, Profiles, Stocks and More about this company](#)

Published: 2003-01-21 / 2002-01-07

Filed:

Application: TW2002091100094

Number:

IPC Code: H01L 21/60;

PCIA: None

Code:

Priority: 2002-01-07 TW2002091100094

Number:

Abstract: A chip structure with bumps is disclosed, which comprises a chip and at least a bump. The chip has an active surface and at least a bonding pad, and the bonding pad is located on the active surface; the bump is configured on the bonding pad, and the bump comprises a transition layer, a bump body, and a bump body protection layer; in which, the transition layer is located on the bonding pad, and the material of the transition layer is zinc; the bump body is located on the transition layer, and the material of the bump body is nickel; the bump body protection layer is covered on the bump body at which is not connected with the transition layer, and the material of the bump body protection layer is gold.

第 92122953 號

初審引言附註

國
檢索記錄 | 快速檢索 | 欄位檢索 | 合規檢索 | 標籤

00518700 -- 核准公告專利公報資料

具有凸塊之晶片結構及其製造方法

專利公告號	00518700 說明書影像 / 圖式影像 / 專利公報影像 / 權利範圍 / 雜項資料 / <input checked="" type="checkbox"/>
卷號	30
期號	3
公告日期	2003/01/21
專利類型	發明
國際專利分類號	H01L 21/60
申請案號	0091100094
申請日期	2002/01/07
申請人	日月光半導體製造股份有限公司；高雄市楠梓加工出口區經三路二十六號
發明人	翁肇甫；臺南市南區新建路十九巷十九之三號
代理人資訊	詹銘文；臺北市中正區羅斯福路二段一〇〇號七樓之一 蕭錦清；臺北市中正區羅斯福路二段一〇〇號七樓之一
摘要	一種具有凸塊之晶片結構，其包括一晶片及至少一凸塊。而晶片具有一主動表面及至少一焊墊，焊墊保位在主動表面上。而凸塊係配置在焊墊上，且凸塊包括一過渡層、一凸塊主體及一凸塊主體保護層。其中，過渡層位在焊墊上，而過渡層之材質係為鋅。凸塊主體係位在過渡層上，而凸塊主體的材質係為鎳。凸塊主體保護層係覆在凸塊主體上未與過渡層接合之處，而凸塊主體保護層之材質係為金。
申請專利範圍	<p>1. 一種具有凸塊之晶片結構，包括：</p> <ul style="list-style-type: none"> ■ 一晶片，具有一主動表面，而該晶片還具有至少一焊墊，位在該主動表面上；以及 ■ 至少一凸塊，該凸塊係配位在該焊墊上，該凸塊包括： ■ 一過渡層，該過渡層位在該焊墊上，而該過渡層之材質包括鋅， ■ 一凸塊主體，位在該過渡層，而該凸塊主體的材質包括鎳，以及 ■ 一凸塊主體保護層，覆在該凸塊主體上未與該過渡層接合之處，而該凸塊主體保護層 <p>2. 如申請專利範圍第1項所述之具有凸塊之晶片結構，其中該凸塊的高度係介於5微米。</p>

3.如申請專利範圍第1項所述之具有凸塊之晶片結構，其中該凸塊主體保護層的厚度介於1微米之間。

4.一種凸塊，適於配置在一晶片上，該晶片具有一主動表面及至少一焊墊，該焊墊表面，而該凸塊至少包括：

- 一過渡層，該過渡層位在該焊墊上；以及
- 一凸塊主體，位在該過渡層上，其中該凸塊主體的材質包括銀。

5.如申請專利範圍第4項所述之凸塊，其中該凸塊還包括一凸塊主體保護層，覆在該過渡層接合之處。

6.如申請專利範圍第5項所述之凸塊，其中該凸塊主體保護層之材質包括金。

7.如申請專利範圍第5項所述之凸塊，其中該凸塊主體保護層的厚度係介於1微米到5微米之間。

8.如申請專利範圍第4項所述之凸塊，其中該凸塊的高度係介於5微米到10微米之間。

9.如申請專利範圍第4項所述之凸塊，其中該過渡層之材質包括鋅。

10.一種凸塊，適於配置在一晶片上，該晶片具有一主動表面及至少一焊墊，該焊墊表面，而該凸塊至少包括：

- 一過渡層，該過渡層位在該焊墊上，其中該過渡層之材質包括鋅；以及
- 一凸塊主體，位在該過渡層上。

11.如申請專利範圍第10項所述之凸塊，其中該凸塊還包括一凸塊主體保護層，覆在與該過渡層接合之處。

12.如申請專利範圍第11項所述之凸塊，其中該凸塊主體保護層之材質包括金。

13.如申請專利範圍第11項所述之凸塊，其中該凸塊主體保護層的厚度係介於1微米到5微米之間。

14.如申請專利範圍第10項所述之凸塊，其中該凸塊的高度係介於5微米到10微米之間。

15.如申請專利範圍第10項所述之凸塊，其中該凸塊主體之材質包括鎳。

16.一種具有凸塊之晶片結構製造方法，包括：

- 提供一晶片，該晶片具有一主動表面，而該晶片還具有至少一焊墊，該焊墊暴露於該晶片之外；
- 進行一活化製程，沉積一過渡層在該焊墊上；
- 進行一製作凸塊主體製程，以無電電鍍的方式製作至少一凸塊主體在該過渡層上；
- 進行一製作凸塊主體保護層製程，以無電電鍍的方式製作一凸塊主體保護層覆在該過渡層接合之處。

17.如申請專利範圍第16項所述之具有凸塊之晶片結構製造方法，其中該凸塊主體的材質包括金。

18.如申請專利範圍第16項所述之具有凸塊之晶片結構製造方法，其中該凸塊主體保護層的材質包括金。

19.如申請專利範圍第16項所述之具有凸塊之晶片結構製造方法，其中該過渡層的材質包括金。

20.一種具有凸塊之晶片結構製造方法，包括：

- 提供一晶片，該晶片具有一主動表面，而該晶片還具有至少一焊墊，該焊墊暴露於該晶片之外；
- 進行一微影製程，形成一光阻在該晶片上，該光阻具有至少一開口，該開口暴露於該晶片之外；
- 進行一活化製程，沉積一過渡層在該焊墊上；
- 進行一製作凸塊主體製程，以無電電鍍的方式製作至少一凸塊主體於該過渡層上，該開口中；
- 進行一去除光阻製程，將該光阻從該晶片上去除；以及
- 進行一製作凸塊主體保護層製程，以無電電鍍的方式製作一凸塊主體保護層覆在該過渡層接合之處。

21.如申請專利範圍第20項所述之具有凸塊之晶片結構製造方法，其中該凸塊主體的材質包括金。

22.如申請專利範圍第20項所述之具有凸塊之晶片結構製造方法，其中該凸塊主體保護層的材質包括金。

23.如申請專利範圍第20項所述之具有凸塊之晶片結構製造方法，其中該過渡層的材

24.一種凸塊製造方法，該凸塊係配置在一晶片上，而該晶片具有一主動表面及至少暴露於該主動表面，該凸塊之製造方法包括：

- 進行一活化製程，沉積一過渡層在該焊墊上；以及
- 進行一製作凸塊主體製程，以無電電鍍的方式製作至少一凸塊主體在該過渡層上。

25.如申請專利範圍第24項所述之凸塊製造方法，其中該凸塊主體的材質係為銻。

26.如申請專利範圍第24項所述之凸塊製造方法，其中該過渡層的材質係為銻。

27.如申請專利範圍第24項所述之凸塊製造方法，其中在進行該製作凸塊主體製程之一製作凸塊主體保護層製程，其係以無電電鍍的方式製作一凸塊主體保護層覆在該過渡層接合之處。

28.如申請專利範圍第27項所述之凸塊製造方法，其中該凸塊主體保護層的材質係為

29.一種凸塊製造方法，該凸塊係配置在一晶片上，而該晶片具有一主動表面及至少暴露於該主動表面，該凸塊之製造方法包括：

- 進行一微影製程，形成一光阻在該晶片上，該光阻具有至少一開口，該開口暴露於
- 進行一活化製程，沉積一過渡層在該焊墊上；
- 進行一製作凸塊主體製程，以無電電鍍的方式製作至少一凸塊主體於該過渡層上，該開口中；以及
- 進行一去除光阻製程，將該光阻從該晶片上去除。

30.如申請專利範圍第29項所述之凸塊製造方法，其中該凸塊主體的材質係為銻。

31.如申請專利範圍第29項所述之凸塊製造方法，其中該過渡層的材質係為銻。

32.如申請專利範圍第29項所述之凸塊製造方法，其中在進行該去除光阻製程之後，作凸塊主體保護層製程，其係以無電電鍍的方式製作一凸塊主體保護層覆在該凸塊過渡層接合之處。

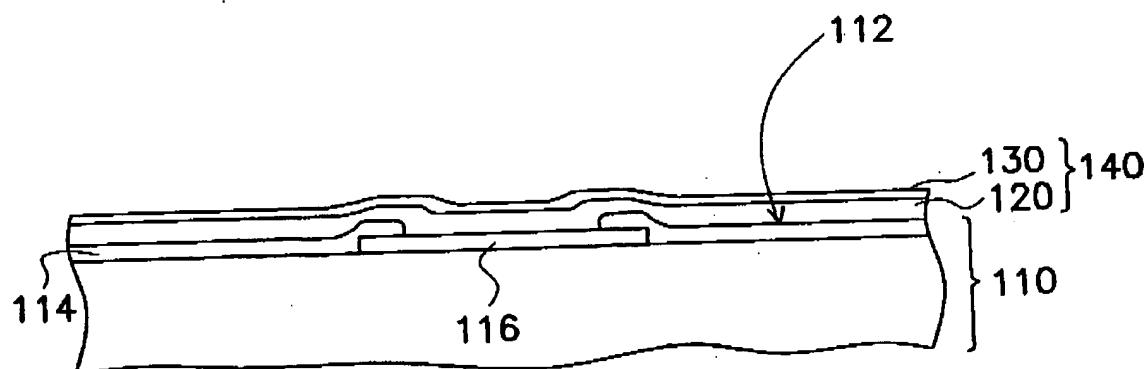
33.如申請專利範圍第32項所述之凸塊製造方法，其中該凸塊主體保護層的材質係為

圖式簡單說明：

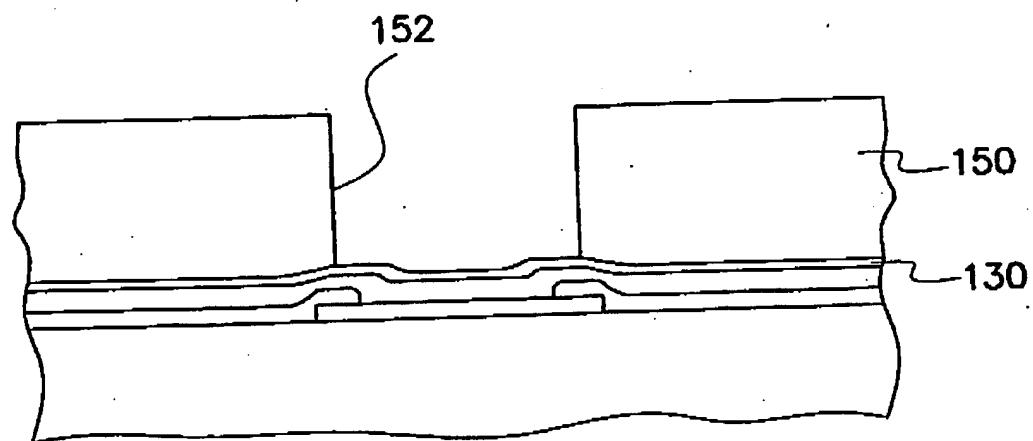
- 第1圖至第5圖繪示習知以金所製成的凸塊之製程對應於凸塊部份之剖面放大示意圖
- 第6圖、第7圖繪示依照本發明一較佳實施例的一種凸塊製造方法對應於凸塊部份之圖。
- 第8圖至第10圖繪示依照本發明另一較佳實施例的一種凸塊製造方法對應於凸塊部份之圖。

8/00

8012TW



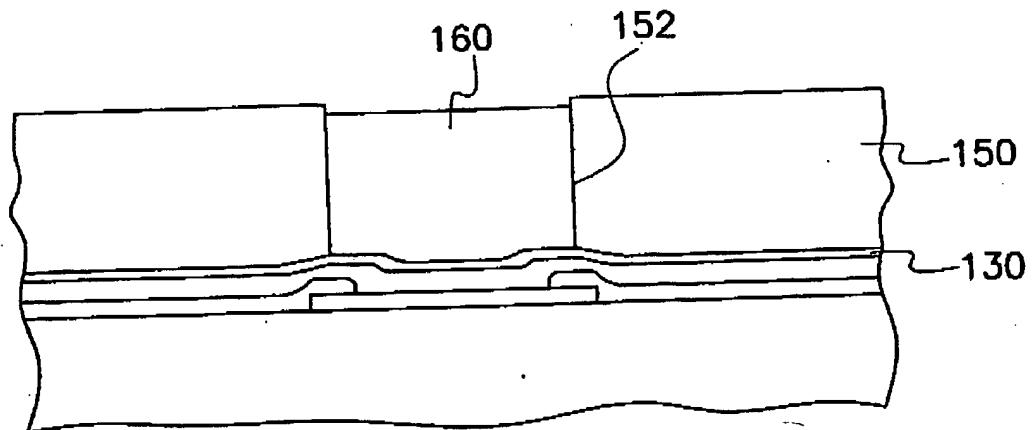
第 1 圖



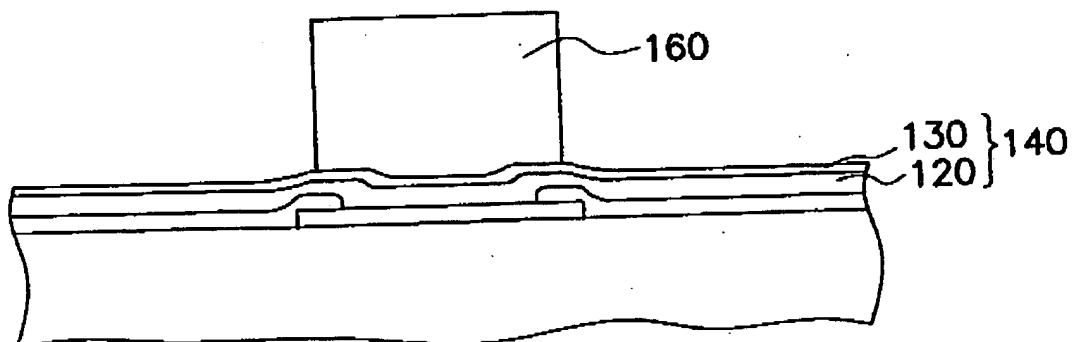
第 2 圖

8/00

8012TW



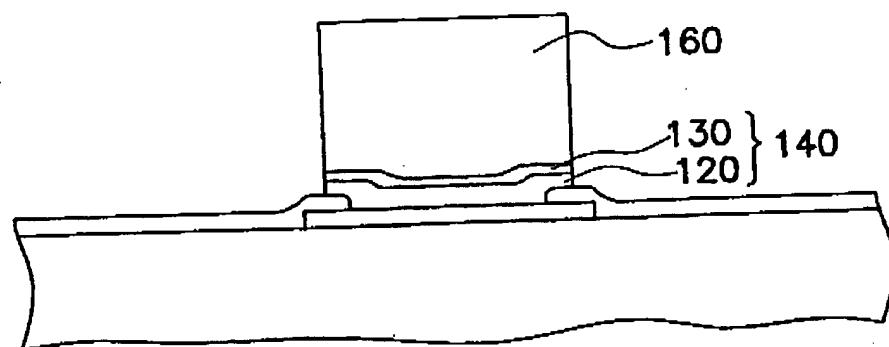
第 3 圖



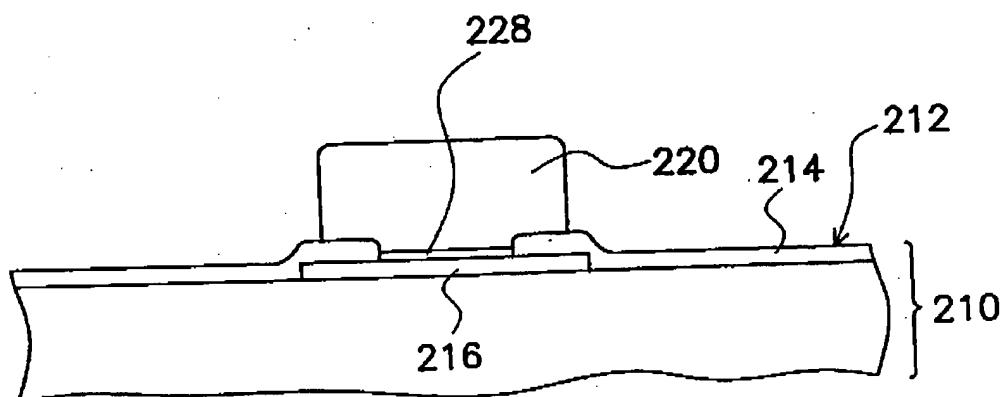
第 4 圖

8/00

8012TW



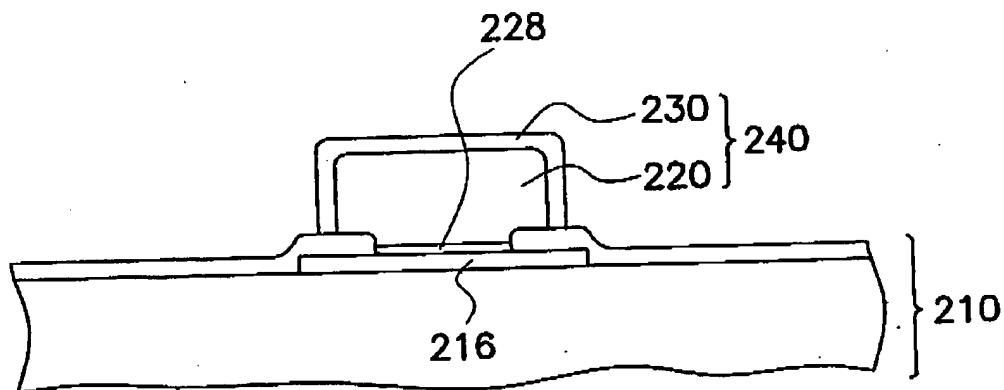
第 5 圖



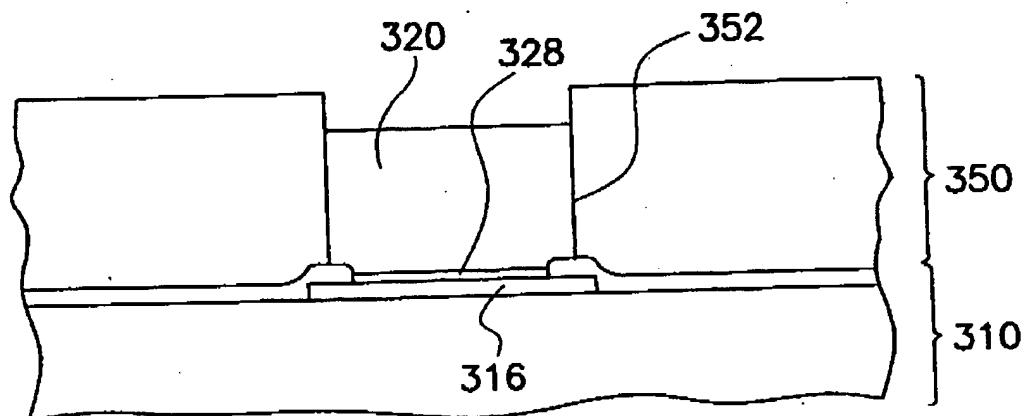
第 6 圖

8/00

BD12TW



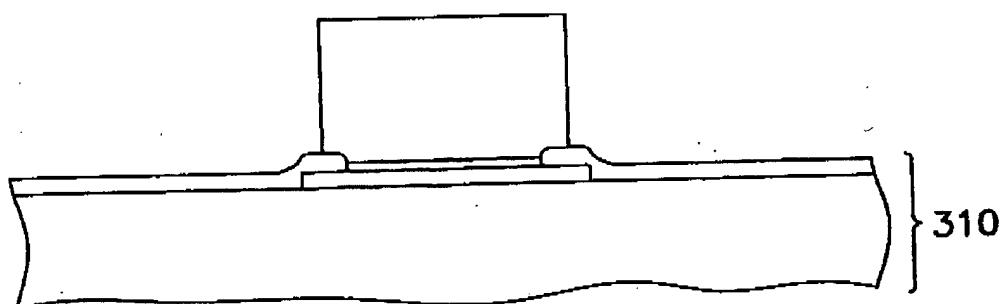
第 7 圖



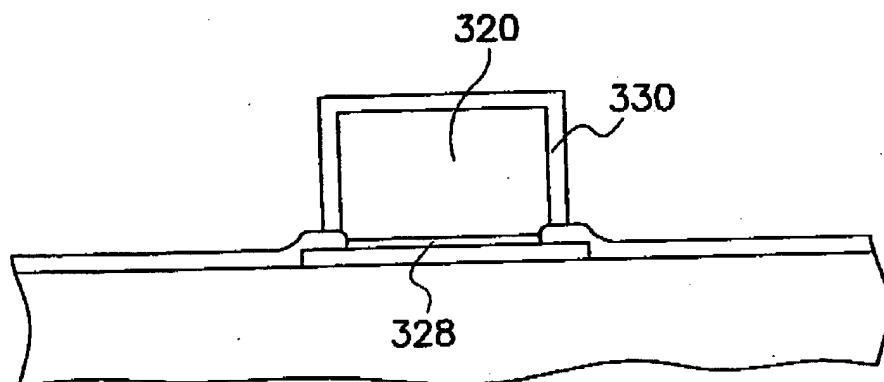
第 8 圖

8700

8012TW



第 9 圖



第 10 圖

8/00

8012twf.doc/009

A7

B7

五、發明說明(2)

110 之主動表面 112 上，而阻障層 120 會覆蓋焊墊 116 及保護層 114，阻障層的材質可以是鎢化鈦(TiW)等，其厚度約為數千埃；然後以電鍍或濺鍍的方式將一種子層 130 (seed layer)形成於阻障層 120 上，而種子層 130 的材質可以是金，而其厚度約為一千埃左右，如此球底金屬層 140 便製作完成，其中球底金屬層 140 係由阻障層 120 及種子層 130 所組成。

請參照第 2 圖，接下來進行一微影 (photolithography) 製程，首先將一光阻 150 (photo resist) 形成於種子層 130 上，然後透過曝光、顯影等步驟，將一圖案 (未繪示) 轉移至光阻 150，使得光阻 150 形成多個開口 152 (opening) (僅繪示出其中的一個)，而開口 152 暴露出焊墊 116。

請參照第 3 圖，接下來進行一製作凸塊(bump)製程，以電鍍的方式填入多個凸塊 160(僅繪示出其中的一個)於光阻 150 之開口 152 中，其中凸塊 160 的材質係為金。

請參照第 3 圖、第 4 圖，然後進行一除去光阻製程，將光阻 150 從種子層 130 的表面去除。

請參照第 4 圖、第 5 圖，然後進行一蝕刻(etching)製程，以蝕刻的方式將暴露於外的球底金屬層 140 去除。然後進行回火(annealing)之製程，可以讓凸塊 160 內含有缺陷的金屬離子，進行分佈的重整以達到較穩定的狀態。

如上所述，其凸塊製程甚為繁雜，相對地成本也較高，就製程上而言甚不具效率性。

因此本發明的目的就是在提供一種凸塊及其製造方

本報紙及廣通報中國國家標準(CNS)A4規格(210×297公釐)

8/00

8012twf.doc/009

A7

B7

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明(3)

法，藉由改變凸塊的材質，大幅地縮減凸塊的製作過程，相對地成本也較低。

為達成本發明之上述和其他目的，提出一種具有凸塊之晶片結構，其包括一晶片及至少一凸塊。而晶片具有
一主動表面及至少一焊墊，焊墊係位在主動表面上。而凸
塊係配置在焊墊上，且凸塊包括一過渡層、一凸塊主體及
一凸塊主體保護層。其中，過渡層位在焊墊上，而過渡層
之材質係為鋅。凸塊主體係位在過渡層上，而凸塊主體的
材質係為鎳。凸塊主體保護層係覆在凸塊主體上未與過渡
層接合之處，而凸塊主體保護層之材質係為金。

為達成本發明之上述和其他目的，提出一種具有凸塊之晶片結構製造方法，其係先提供一晶片，而晶片具有
一主動表面及至少一焊墊，焊墊暴露出主動表面。然後進行
一活化製程，沉積一過渡層鋅在焊墊上。接下來，進行
一製作凸塊主體製程，以無電電鍍鎳的方式製作至少一凸
塊主體在過渡層上。最後，進行一製作凸塊主體保護層製
程，以無電電鍍金的方式製作一凸塊主體保護層覆在凸塊
主體上未與過渡層接合之處。

依照本發明的一較佳實施例，其中凸塊主體的材質
係為鎳，而凸塊主體保護層的材質係為金。另外，凸塊的
高度係介於 5 微米到 10 微米之間，而凸塊主體保護層的
厚度係介於 1 微米到 3 微米之間。此外，凸塊主體及凸塊
主體保護層均以無電電鍍的方式製作而成。

綜上所述，本發明的特徵係在於改變凸塊的材質，

O/UU

6012twf.doc/009

A7

B7

(請先閱讀背面之注意事項再填寫本頁)

五、發明說明(5)

230：凸塊主體保護層

160、240：凸塊

實施例

請參照第6圖、第7圖，其繪示依照本發明一較佳實施例的一種凸塊製造方法對應於凸塊部份之剖面放大示意圖。請先參照第6圖，首先提供一晶片210，晶片210具有一主動表面212，而晶片210還具有一保護層214及多個焊墊216(僅繪示出其中的一個)，其均位在晶片210之主動表面212上，並且保護層214暴露出焊墊216，晶片210可以透過焊墊216與外界電路(未繪示)電性連接。

接下來進行一製作凸塊製程，其包括先進行一製作凸塊主體製程，然後再進行一製作凸塊主體保護層製程。其中就製作凸塊主體製程而言，係以無電電鍍(electroless plating)的方式製作至少一凸塊主體220而與晶片210之焊墊216電性接合。其係先進行一活化製程，而在進行活化製程時，係將晶片210置放到具有鋅離子之溶液中，此時鋅會沉積到晶片210之焊墊216上，而形成一過渡層228，過渡層228的材質係為鋅，由於鋅只是在無電電鍍之前作為活化劑之用，因此鋅的沉積厚度不需太厚。接下來，再進行一無電電鍍製程，將晶片210浸在具有鎳離子的溶液中，而以無電電鍍的方式鍍上鎳，並且藉由活化劑鋅的作用，鎳會沉積在鋅上，而形成凸塊主體220。而其可以依照凸塊主體220所需的大小，來控制晶片浸在鎳離子溶液中的時間。因此，凸塊主體220可以透過過渡層228而

BLANK PAGE

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.